

(43) 公開日 平成16年2月26日(2004.2.26)

テーマコード (参考)

5E032

5E033

審査請求 未請求 請求項の数 16 O L (全 15 頁)

井理十 古燿 寛

最終頁に続く

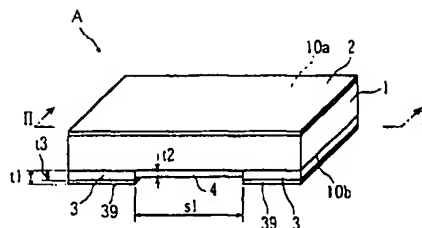
(54) 【発明の名称】 チップ抵抗器およびその製造方法

(57) 【要約】

【課題】抵抗値調整の必要を無くすることができる程度にまで抵抗値の誤差を小さくすることができ、かつ生産性にも優れたチップ抵抗器を提供する。

【解決手段】チップ状の抵抗体１と、この抵抗体１の片面に設けられた複数の電極３と、を備えているチップ抵抗器Ａであって、抵抗体１の上記片面には、絶縁層４が設けられ、かつ複数の電極３は、絶縁層４を挟んで離間している。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

チップ状の抵抗体と、この抵抗体の片面に設けられた複数の電極と、を備えているチップ抵抗器であって、

上記抵抗体の上記片面には、絶縁層が設けられており、かつ、

上記複数の電極は、上記絶縁層を挟んで離間していることを特徴とする、チップ抵抗器。

【請求項 2】

上記絶縁層は、厚膜印刷により形成されたものである、請求項 1 に記載のチップ抵抗器。

【請求項 3】

上記抵抗体の上記片面とは反対の面には、電気絶縁性を有するオーバコート層が設けられている、請求項 1 または 2 に記載のチップ抵抗器。 10

【請求項 4】

上記オーバコート層と上記絶縁層とは、同一の材質とされている、請求項 3 に記載のチップ抵抗器。

【請求項 5】

上記各電極の厚みは、上記絶縁層の厚みよりも大きくされている、請求項 1 ないし 4 のいずれかに記載のチップ抵抗器。

【請求項 6】

上記各電極に積層して形成されたハンダ層をさらに備えている、請求項 1 ないし 5 のいずれかに記載のチップ抵抗器。 20

【請求項 7】

上記ハンダ層と上記各電極とのトータルの厚みは、上記絶縁層の厚みよりも大きくされている、請求項 6 に記載のチップ抵抗器。

【請求項 8】

上記複数の電極としては、二対以上の電極が設けられている、請求項 1 ないし 7 のいずれかに記載のチップ抵抗器。

【請求項 9】

抵抗体の材料となるプレートの片面に、絶縁層をパターン形成する工程と、
上記プレートの上記片面のうち、上記絶縁層が形成されていない領域に、導電層を形成する工程と、 30

上記プレートをチップ状の複数の抵抗体に分割する工程とを有し、かつ、

上記プレートの分割は、上記各抵抗体の片面において上記導電層の一部が上記絶縁層の一部を挟んで離間する複数の電極として形成されるように行なうことを特徴とする、チップ抵抗器の製造方法。

【請求項 10】

上記プレートとしては、一定厚みを有する平板状の金属板を用いる、請求項 9 に記載のチップ抵抗器の製造方法。

【請求項 11】

上記絶縁層のパターン形成は、厚膜印刷により行なう、請求項 9 または 10 に記載のチップ抵抗器の製造方法。 40

【請求項 12】

上記導電層の形成は、上記プレートの片面に金属をメッキすることにより行なう、請求項 9 ないし 11 のいずれかに記載のチップ抵抗器の製造方法。

【請求項 13】

上記プレートの分割前に、上記プレートの上記片面とは反対の面に電気絶縁性を備えたオーバコート層を形成する工程をさらに有している、請求項 9 ないし 12 のいずれかに記載のチップ抵抗器の製造方法。

【請求項 14】

上記プレートの分割は、打ち抜きにより行なう、請求項 9 ないし 13 のいずれかに記載のチップ抵抗器の製造方法。 50

【請求項 15】

上記打ち抜き作業は、複数回にわたって繰り返して行い、かつその複数回の作業においては、同一の打ち抜き用型を用いる、請求項 14 に記載のチップ抵抗器の製造方法。

【請求項 16】

上記プレートの分割は、上記プレートを縦横に切断することにより行う、請求項 9 ないし 13 のいずれかに記載のチップ抵抗器の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本願発明は、チップ抵抗器およびその製造方法に関する。

10

【0002】

【従来の技術】

従来のチップ抵抗器の一例としては、特開 2002-57009 号公報に記載のものがあり、これを本願の図 14 に示す。図示されたチップ抵抗器 B は、金属製のチップ状の抵抗体 90 の下面に、一対の電極 91 が空隙部 93 を介して離間して設けられた構成を有している。各電極 91 の下面には、ハンダ層 92 が設けられており、このチップ抵抗器 B を実装するときのハンダ付け性が良好となるように構成されている。

【0003】

このチップ抵抗器 B は、図 15 に示すような方法により製造される。まず、同図 (a) に示すように、抵抗体 90 および電極 91 のそれぞれの材料として、2 枚の金属板 90'、91' を準備し、同図 (b) に示すように、金属板 90' の下面に金属板 91' を重ね合わせて接合する。次いで、同図 (c) に示すように、金属板 91' の一部を機械加工によって切削し、空隙部 93 を形成する。その後は、同図 (d) に示すように金属板 91' の下面にハンダ層 92' を形成してから、同図 (e) に示すように金属板 90'、91' を切断する。このことにより、チップ抵抗器 B が製造される。

20

【0004】

【発明が解決しようとする課題】

抵抗器の製造に際しては、抵抗値の誤差をできる限り小さくすることが要請される。電流検出用途などに用いられる低抵抗のチップ抵抗器の場合には、そのような要請がとくに強い。ところが、上記した従来技術においては、次に述べるように、そのような要請に的確に

30

【0005】

すなわち、チップ抵抗器 B において、その抵抗値（電極間抵抗値）の誤差を小さくするためには、一対の電極 91 の間隔 s5 を所定の正確な寸法に仕上げる必要がある。また、抵抗体 90 についても所定の正確なサイズに仕上げる必要がある。

【0006】

ところが、既述したとおり、一対の電極 91 を離間させる空隙部 93 は、機械加工によって金属板 91' を切削することにより形成されている。このため、一対の電極 91 の間隔 s5 は、上記機械加工の精度に左右されることとなり、その寸法誤差を小さくすることは難しいものとなっていた。また、一対の電極 91 の間には金属板 91' の一部が残存することは適切でないため、金属板 91' を切削する場合には、その切削深さを少なくとも金属板 91' の厚み寸法以上にしなければならない。ところが、その切削深さが金属板 91' の厚みを僅かでも超えてしまうと、金属板 90' も切削される。これでは、抵抗体 90 の一部が凹状に削り取られたチップ抵抗器 B が製造されてしまい、その抵抗値に大きな誤差が生じる。

40

【0007】

このように、従来においては、抵抗値の誤差を無くし、または小さくなるようにチップ抵抗器 B を製造することは難しいものとなっていた。このため、従来においては、チップ抵抗器 B を製造した後は、その抵抗値を調整するためのトリミングを行っていた。このトリミングは、チップ抵抗器 B の実際の抵抗値を測定しながら、その抵抗値を目標抵抗値

50

に近づけるように、抵抗体 90 の一部にたとえばレーザを照射するなどして行なわれる。したがって、従来においては、このトリミング作業が非常に面倒なものとなっており、これがチップ抵抗器のコストを上昇させる大きな要因となっていた。

【0008】

また、従来において、金属板 91' を切削する作業は、慎重に行なう必要があり、煩雑である。このため、従来においては、トリミング前におけるチップ抵抗器の生産性自体も良好なものではなく、このこともチップ抵抗器のコストを上昇させる要因となっていた。

【0009】

本願発明は、このような事情のもとで考え出されたものであって、抵抗値調整の必要を無くすることができる程度にまで抵抗値の誤差を小さくすることができ、かつ生産性にも優れたチップ抵抗器を提供することをその課題としている。また、本願発明は、そのようなチップ抵抗器を適切に製造することが可能なチップ抵抗器の製造方法を提供することを他の課題としている。

10

【0010】

【発明の開示】

上記の課題を解決するため、本願発明では、次の技術的手段を講じている。

【0011】

本願発明の第1の側面によって提供されるチップ抵抗器は、チップ状の抵抗体と、この抵抗体の片面に設けられた複数の電極と、を備えているチップ抵抗器であって、上記抵抗体の上記片面には、絶縁層が設けられており、かつ上記複数の電極は、上記絶縁層を挟んで

20

【0012】

このような構成によれば、上記複数の電極の間隔を上記絶縁層によって規定することができる。具体的には、上記絶縁層の幅を所定の寸法にすると、この絶縁層を上記幅方向において挟む2つの電極の間隔を上記所定の寸法に正確に規定することができる。その一方、上記絶縁層については、たとえば後述する厚膜印刷などの手法を用いて形成することにより、高い寸法精度で所望のパターンに形成することができる。したがって、複数の電極の間隔を高い寸法精度で所望の寸法に設定することができる。また、上記複数の電極や絶縁層は、その形成手段として切削手段を用いる必要はなく、従来技術とは異なり、抵抗体が不当に切削されるといったこともない。このため、抵抗体のサイズを所望の正確なサイズにすることも簡単に行なえることとなる。その結果、本願発明によれば、抵抗値調整のためのトリミングを行なうことなく、電極間抵抗値の誤差を無くし、あるいは非常に小さくすることができ、チップ抵抗器の品質を非常に高いものにすることができる。

30

【0013】

このように、本願発明によれば、抵抗値調整のためのトリミングを行なう必要がないため、チップ抵抗器のコスト低減を図ることができる。また、上記したように、チップ抵抗器の製造過程において煩雑な切削作業を行なう必要がないため、チップ抵抗器の生産性が高まり、このことによってもコスト低減を図ることができる。

【0014】

本願発明の好ましい実施の形態においては、上記絶縁層は、厚膜印刷により形成されたものである。このような構成によれば、上記絶縁層が複雑な形状を有する場合であっても、この絶縁層を寸法精度良く、かつ容易に形成することが可能である。

40

【0015】

本願発明の好ましい実施の形態においては、上記抵抗体の上記片面とは反対の面には、電気絶縁性を有するオーバコート層が設けられている。このような構成によれば、上記抵抗体を上記オーバコート層によって保護し、たとえば上記抵抗体は他の電気部品類などに直接接触してこれらの間に不当な電流が流れるといったことを生じないようにすることができる。

【0016】

本願発明の好ましい実施の形態においては、上記オーバコート層と上記絶縁層とは、同一

50

の材質とされている。このような構成によれば、上記オーバコート層と上記絶縁層との材料の共通化により、生産コストの一層の低減化を図るのに好適となる。

【0017】

本願発明の好ましい実施の形態においては、上記各電極の厚みは、上記絶縁層の厚みよりも大きくされている。このような構成によれば、ハンダを用いてチップ抵抗器を所望箇所へ実装するときに上記電極に上記ハンダを付け易くすることができる。

【0018】

本願発明の好ましい実施の形態においては、上記各電極に積層して形成されたハンダ層をさらに備えている。このような構成によれば、チップ抵抗器を所望箇所へ実装するときのハンダ付け性を良くすることが可能となる。

10

【0019】

本願発明の好ましい実施の形態においては、上記ハンダ層と上記各電極とのトータルの厚みは、上記絶縁層の厚みよりも大きくされている。このような構成によれば、チップ抵抗器を実装するときのハンダ付け性を一層良くすることが可能となる。

【0020】

本願発明の好ましい実施の形態においては、上記複数の電極としては、二対以上の電極が設けられている。このような構成によれば、たとえば上記二対以上の電極のうち、一对の電極については電流測定に、また他の一对の電極については電圧測定に用いることによって、本願発明に係るチップ抵抗器を電流の精密測定を行なうための抵抗器とすることが可能となり、一对の電極を設けただけの場合には得られない用途または機能を具備させることができる。

20

【0021】

本願発明の第2の側面によって提供されるチップ抵抗器の製造方法は、抵抗体の材料となるプレートの片面に、絶縁層をパターン形成する工程と、上記プレートの上記片面のうち、上記絶縁層が形成されていない領域に、導電層を形成する工程と、上記プレートをチップ状の複数の抵抗体に分割する工程とを有し、かつ上記プレートの分割は、上記各抵抗体の片面において上記導電層の一部が上記絶縁層の一部を挟んで離間する複数の電極として形成されるように行なうことを特徴としている。

【0022】

上記プレートとしては、一定厚みを有する平板状の金属板を用いることができる。上記絶縁層のパターン形成は、厚膜印刷により行なう構成とすることができる。

30

【0023】

本願発明に係るチップ抵抗器の製造方法によれば、本願発明の第1の側面によって提供されるチップ抵抗器を効率良く、かつ適切に製造することができる。もちろん、上記チップ抵抗器は、上記プレートから複数個取りできるために、その生産性は一層良好となる。

【0024】

本願発明の好ましい実施の形態においては、上記導電層の形成は、上記プレートの片面に金属をメッキすることにより行なう。このような構成によれば、上記導電層を、上記絶縁層との間に隙間などを生じないようにして、上記絶縁層が形成されていない領域の全体にまんべんなく均一に形成することができる。

40

【0025】

本願発明の好ましい実施の形態においては、上記プレートの分割前に、上記プレートの上記片面とは反対の面に電気絶縁性を備えたオーバコート層を形成する工程をさらに有している。

【0026】

本願発明の好ましい実施の形態においては、上記プレートの分割は、打ち抜きにより行なう。打ち抜き（ブランキング：blanking）によれば、打ち抜かれた製品の寸法誤差を非常に小さくすることが可能である。したがって、上記構成によれば、上記抵抗体を高い寸法精度で所望のサイズに仕上げるのに好適となる。また、打ち抜きは、作業性良く行なうことが可能であり、チップ抵抗器の生産性を高めるのにも好ましい。

50

【0027】

本願発明の好ましい実施の形態においては、上記打ち抜き作業は、複数回にわたって繰り返して行い、かつその複数回の作業においては、同一の打ち抜き用型を用いる。上記打ち抜き作業を繰り返して行なう場合に、打ち抜き作業の都度、打ち抜き用型を換えたのでは、その打ち抜きに用いられた複数の打ち抜き用型間にサイズのバラツキがあった場合には、このバラツキに起因して複数のチップ抵抗器にもサイズのバラツキが生じることとなる。これに対し、上記構成によれば、そのようなバラツキを無くすることが可能となる。

【0028】

本願発明の好ましい実施の形態においては、上記プレートの分割は、上記プレートを縦横に切断することにより行う。このような構成によっても、上記プレートをチップ状の複数の抵抗体に適切に分割することができる。

10

【0029】

本願発明のその他の特徴および利点については、以下に行う発明の実施の形態の説明から、より明らかになるであろう。

【0030】

【発明の実施の形態】

以下、本願発明の好ましい実施の形態について、図面を参照しつつ具体的に説明する。

【0031】

図1～図3は、本願発明に係るチップ抵抗器の一例を示している。図1および図2によく表われているように、本実施形態のチップ抵抗器Aは、抵抗体1、オーバコート層2、一対の電極3、および絶縁層4を具備している。

20

【0032】

抵抗体1は、各部の厚みが一定の矩形チップ状であり、金属製である。その具体的な材質としては、Cu-Mn系合金、Ni-Cu系合金、Ni-Cr系合金などが挙げられるが、これらに限定されるものではなく、チップ抵抗器Aのサイズと目標抵抗値に見合った抵抗率をもつものを適宜選択すればよい。現実的ではないが、抵抗体1を非金属製とすることも可能である。

【0033】

オーバコート層2は、抵抗体1の表面10aの全体を覆うように設けられており、電気絶縁性を有している。このオーバコート層2は、厚膜印刷により形成されたものであり、たとえばエポキシ樹脂系の樹脂膜である。

30

【0034】

絶縁層4は、抵抗体1の裏面10bのうち、抵抗体1の幅方向（図1および図2の左右の幅方向）の中間部に設けられている。この絶縁層4の幅s1は、上記幅方向と直交する方向（図2の紙面と直交する方向）において一様である。この絶縁層4は、オーバコート層2と同一の材質であり、またオーバコート層2と同様に厚膜印刷により形成された樹脂製の膜である。

【0035】

一対の電極3は、抵抗体1の裏面10bに設けられており、絶縁層4を挟んで離間している。これら一対の電極3は、後述するように、たとえば抵抗体1に銅メッキを施すことにより形成されたものである。各電極3は、絶縁層4の幅方向の端面40との間に隙間が生じないように端面40に接している。このことにより、一対の電極3の間隔は、絶縁層4によって規定されており、絶縁層4の幅s1と同一の寸法となっている。各電極3の下面には、ハンダ付け性を良好にするためのハンダ層39が積層して形成されている。

40

【0036】

図1および図2においては、電極3やハンダ層39の端部を概略的に示しているが、これら電極3やハンダ層39はメッキにより形成されているために、実際には、図3の符号n1で示すように、それらの一部分は絶縁層4上にオーバーラップしている。ただし、このオーバーラップしている部分自体は、抵抗体1の裏面10bに直接接触している訳ではないため、抵抗体1の電極間抵抗値に誤差を生じさせる要因にはならない。したがって、上記オ

50

ーバラップの量が比較的大きくなっていてもかまわない。

【0037】

各電極3と各ハンダ層39とをトータルした厚み t_1 は、絶縁層4の厚み t_2 よりも大きくされており、各ハンダ層39は、絶縁層4の下面よりも下方に突出した構造となっている。本実施形態においては、各電極3の単独の厚み t_3 についても、絶縁層4の厚み t_2 よりも大きくされている。

【0038】

上記各部の厚みの一例を挙げると、オーバコート層2および絶縁層4がそれぞれ $20\mu\text{m}$ 程度、各電極3が $30\mu\text{m}$ 程度、各ハンダ層39が $5\mu\text{m}$ 程度である。抵抗体1については、その厚みが $0.1\text{mm}\sim 1\text{mm}$ 程度、縦および横の寸法はそれぞれ $2\text{mm}\sim 7\text{mm}$ 程度である。ただし、この抵抗体1のサイズについては、目標抵抗値の大きさに応じて種々に変更されることは言うまでもない。また、このチップ抵抗器Aは、 $0.5\text{m}\Omega\sim 50\text{m}\Omega$ 程度の低抵抗のものとして構成されている。チップ抵抗器Aの電極間抵抗は、抵抗体1の抵抗率、電極3間の距離、および抵抗体1の厚みにより決定される。

【0039】

次に、上記したチップ抵抗器Aの製造方法の一例について、図4～図6を参照して説明する。

【0040】

まず、図4(a)に示すように、抵抗体1の材料となる金属製のプレート1Aを準備する。このプレート1Aは、抵抗体1を複数個取り可能な縦横のサイズを有するものであり、全体にわたって厚みの均一化が図られたものである。同図(b)に示すように、このプレート1Aの上向きの片面10aの全体または略全体には、オーバコート層2Aを形成する。このオーバコート層2Aは、このオーバコート層2Aの材料となる樹脂をベタ塗り状に厚膜印刷することによって形成する。このオーバコート層2Aの形成後には、このオーバコート層2Aに標印を施す工程を行なってもかまわない。

【0041】

次いで、同図(c)に示すように、プレート1Aを表裏反転させてから、プレート1Aの上向きとなった面10bに、複数の絶縁層4Aがストライプ状に並ぶように形成する。これら複数の絶縁層4Aの形成は、オーバコート層2の形成に用いたのと同じ樹脂および装置を用いて厚膜印刷により行なう。このようにすれば、複数種類の材料や装置を用いる場合と比較すると、チップ抵抗器Aの製造コストを削減するのに好ましい。上記厚膜印刷の手法によれば、各絶縁層4Aの幅などを所定の寸法に正確に仕上げることができる。

【0042】

プレート1Aの面10bのうち、複数の絶縁層4Aどうしの間の領域には、図5(d)に示すように、導電層3Aおよびハンダ層39Aを順次形成する。導電層3Aの形成は、たとえば銅をメッキすることにより行なう。このメッキ処理によれば、導電層3Aと絶縁層4Aとの間に隙間を生じさせないようにして、隣り合う絶縁層4A間の領域に導電層3Aを均一に形成することが可能である。ハンダ層39の形成もメッキ処理によって行なう。

【0043】

その後は、図5(e)に示すように、プレート1Aに打ち抜き加工(ブランキング)を繰り返して施し、プレート1Aを複数のチップ状の抵抗体1に分割していく。このような打ち抜き作業を繰り返して行なう場合、1つの打ち抜き用型(図示略)を繰り返して使用する。

【0044】

上記打ち抜き作業においては、図6に示すように、互いに隣り合う2つの帯状の導電層3Aおよびハンダ層39Aのそれぞれの一部分と、これらの間に挟まれた1つの絶縁層4Aの一部分とが、チップ状に打ち抜かれた抵抗体1の片面上に残存するように、それらをプレート1Aとともに打ち抜く(図6のクロスハッチングが入れられた部分は、絶縁層4、4Aである。以降の図面についても同様である)。上記打ち抜きにより、2つの導電層3Aのそれぞれの一部分は、図1および図2に示したチップ抵抗器Aの一对の電極3となり

、絶縁層 4 A の一部分は、絶縁層 4 となる。このようなことにより、プレート 1 A から複数のチップ抵抗器 A を適切に複数個取りすることができる。プレート 1 A の打ち抜きは、図 6 に仮想線で示すように、複数の打ち抜き領域が微小な間隔 s_2 を隔ててマトリクス状に並んでいくように進めればよい。

【0045】

上記したように、プレート 1 A を複数の抵抗体 1 に分割する手段として打ち抜き手段を採用すれば、抵抗体 1 の縦横の寸法を殆ど誤差の無い正確な寸法に仕上げることができる。また、上記打ち抜き作業は 1 つの打ち抜き用型を繰り返して用いて行なっているために、複数の打ち抜き用型を交互に用いる場合とは異なり、複数の打ち抜き用型の寸法のバラツキに起因して複数のチップ抵抗器間に寸法のバラツキが生じるといった不具合も無くすることができ

10

【0046】

本実施形態のチップ抵抗器 A は、所望の実装対象物に対し、たとえばハンダリフローの手法を用いて面実装される。ハンダ層 3 9 は、絶縁層 4 の下面よりも下方に突出しているために、面実装時のハンダ付け性を良くすることができる。とくに、各電極 3 の厚み t_3 が絶縁層 4 の厚みよりも大きくされているために、各電極 3 へのハンダ付け性をより良くすることができる。抵抗体 1 の上面全体はオーバコート層 2 によって覆われているために、この抵抗体 1 と他の部材や機器との間に不当な電気導通が生じることも防止することができる。

【0047】

このチップ抵抗器 A においては、既述したとおり、抵抗体 1 の縦横の寸法は、打ち抜き加工によって所望の寸法に高い精度に仕上げる事が可能である。抵抗体 1 の厚みについては、プレート 1 A の段階から正確に仕上げる事ができる。また、一対の電極 3 間の寸法 s_1 は、絶縁層 4 の幅と一致しているが、この絶縁層 4 は厚膜印刷によってかなり高い寸法精度で形成することが可能であるから、上記寸法 s_1 も高い精度で所望の寸法に仕上げる事ができる。このように、抵抗体 1 のサイズおよび一対の電極 3 間の寸法 s_1 が高い精度に仕上げられていれば、このチップ抵抗器 A の電極間抵抗値の誤差が無くなり、あるいは誤差があったとしても非常に小さくなる。したがって、このチップ抵抗器 A においては、従来技術とは異なり、その後抵抗値調整を行なうためのトリミングを行なう必要がなく、その作業を省略することができる分だけチップ抵抗器 A のコストを下げる事ができ

20

30

【0048】

図 7 (a)、(b) は、本願発明品と従来技術品とのそれぞれの抵抗値の誤差に関するデータを示している。このデータは、本願発明品と従来技術品とのいずれについても、50 個のチップ抵抗器をサンプル対象とし、これらの実際の抵抗値を測定することによって 50 個のチップ抵抗器の平均抵抗値に対する個々のチップ抵抗器のズレ量を算出し、このズレ量とそれに対応するチップ抵抗器の個数との関係を表わしている。

【0049】

本願発明品としては、本実施形態のチップ抵抗器 A と同一構造を有するものであって、本願発明者が上述した製造方法によって製造したものをを用いた。この本願発明品は、目標抵抗値が $3\text{ m}\Omega$ であり、抵抗値を調整するためのトリミングは施されていない。これに対し、従来技術品としては、図 1 4 を参照して説明したのと同じ構造を有する市販のチップ抵抗器を用いた。この従来技術品は、目標抵抗値が $2\text{ m}\Omega$ であり、抵抗値調整のためのトリミングが施されたものである。

40

【0050】

図 7 (a)、(b) のデータを比較すると、本願発明品と従来技術品とは、抵抗値のバラツキの程度が略同等となっている。したがって、このデータからしても、本願発明によれば、抵抗値の誤差を少なくし、製造後のトリミングを不要にし得ることが理解できるであろう。

【0051】

50

また、本実施形態のチップ抵抗器Aの製造に際しては、従来技術とは異なり、金属板の一部に切削加工を施すことによって一对の電極を形成するといった必要はないため、製造作業の効率も良い。したがって、チップ抵抗器Aのコストをより低減することができる。

【0052】

図8～図13は、本願発明の他の実施形態を示している。これらの図において、上記実施形態と同一または類似の要素には、同一の符号を付している。

【0053】

図8は、プレート1Aを複数に分割する場合に、このプレート1Aを同図の仮想線で示す複数ずつの縦横の切断線L1、L2に沿って切断する工程を示している。この場合の具体的な切断方法としては、たとえばプレート1Aをシャー（せん断機）を用いて切断する方法を適用可能である。このように、上記切断線L1、L2に沿って切断する方法を用いれば、図6に示した間隔s2を設ける必要がなくなるため、チップ抵抗器Aを効率良く複数個取りするのにより好適となる。プレート1Aの切断手段としては、ロータリ式カッターを用いた切断方法やその他の種々の方法を適用することが可能であるが、作業の容易化ならびに抵抗体1の寸法精度を高める観点からすれば、図6に示した場合のようにプレート1Aを打ち抜くことによってチップ化を図る手法が好ましい。

【0054】

図9(a)、(b)に示すチップ抵抗器Aaは、抵抗体1の裏面に3つの絶縁層4a～4cが間隔を隔てて設けられた構成を有している。絶縁層4a、4b間と絶縁層4b、4c間には、一对の電極3とハンダ層39とが設けられている。このチップ抵抗器Aaを製造する場合には、同図(c)に示すように、プレート1Aの片面上に絶縁層4a～4cの原型となる複数の絶縁層4Aをストライプ状に並べるように形成した後に、それらの間の領域に導電層3Aおよびハンダ層39Aを形成する。次いで、同図仮想線で示す位置でそれらを切断し、チップ化を図る。もちろん、切断に代えて、打ち抜きによるチップ化を行ってもよい。この点については、後述の他の実施形態においても同様である。

【0055】

このチップ抵抗器Aaは、先に説明したチップ抵抗器Aと比べて、一对の電極3の配置、サイズ、および絶縁層の数などの点で相違しているが、一对の電極3の間隔を絶縁層4aによって正確に規定することが可能である。したがって、このチップ抵抗器Aaにおいても、チップ抵抗器Aについて述べたのと同様な利点が得られる。

【0056】

図10(a)、(b)に示すチップ抵抗器Abは、絶縁層4が略十字状に形成されていることにより、抵抗体1の裏面には4つの電極3および4つのハンダ層39が設けられている。このチップ抵抗器Abを製造するには、プレート1Aの片面に形成する絶縁層4Aを、たとえば同図(c)に示すような形状とし、同図の仮想線で示す箇所においてプレート1Aを切断すればよい。

【0057】

このチップ抵抗器Abにおいては、4つの電極3を有しているために、たとえば次のような使用が可能となる。すなわち、4つの電極3のうち、2つの電極3を一对の電流用電極として用いるとともに、残りの2つの電極3を一对の電圧用電極として用いる。電気回路の電流検出を行なう場合、一对の電流用電極3については上記電気回路の電流が流れるように上記電気回路との電気接続を図る。一对の電圧用電極3には電圧計を接続する。チップ抵抗器Aの抵抗値は既知であるため、このチップ抵抗器Aの抵抗体1における電圧降下を上記電圧計を利用して測定すると、この測定値をオームの式にあてはめることにより、抵抗体1に流れる電流の値を正確に知ることが可能となる。また、上記した4つの電極3の配置は対称であるから、チップ抵抗器Abを上下反転させて実装しても不具合を生じないようにすることができる。

【0058】

上記実施形態のように、本願発明においては、二対（4つ）の電極3を設けた構成とすることもできる。もちろん、二対以上の対をなすようにそれ以上の数の電極3を設けた構成

10

20

30

40

50

としてもかまわない。電極の総数を多くした場合、たとえばそれらのうちの一部の電極のみを使用するといった使用法も可能である。

【0059】

図11～図13に示すチップ抵抗器Ac～Aeは、4つの電極を設ける場合の他の例を示している。これらの図においては、ハンダ層を省略している。これらのチップ抵抗器Ac～Aeは、いずれも2つの電極3aどうし、および2つの電極3bどうしがそれぞれ対をなしており、かつ電極3aと電極3bとは、互いに形状、サイズ、およびそれらの電極間寸法s3、s4が相違したものとなっている。これらのチップ抵抗器Ac～Aeを製造するには、プレート1A上に形成する絶縁層4Aを、たとえば図11(c)、図12(c)および図13(c)に示したような形状とし、かつこれらの図の仮想線で示す箇所においてプレート1Aを切断すればよい。これらのチップ抵抗器Ac～Aeから理解されるように、本願発明においては複数の電極の形状やサイズなどを不揃いにしてもかまわず、複数の電極のそれぞれの具体的な形状、サイズ、および配置などは種々に変更することができる。

10

【0060】

本願発明は、上述した実施形態の内容に限定されない。本願発明に係るチップ抵抗器の各部の具体的な構成は、種々に設計変更自在である。

【0061】

抵抗体の片面に絶縁層を形成する手段としては、転写などの手段を採用することもできる。導電層については、メッキ処理によって形成することが簡易であるが、やはり本願発明はこれに限定されず、他の方法を用いてもかまわない。本願発明に係るチップ抵抗器は、低抵抗のものとして製造するのに好適であるが、その抵抗値の具体的な値も限定されるものではない。

20

【図面の簡単な説明】

【図1】本願発明に係るチップ抵抗器の一例を示す斜視図である。

【図2】図1のII-II線断面図である。

【図3】図2の要部拡大断面図である。

【図4】(a)～(c)は、図1に示すチップ抵抗器の製造工程の一部を示す斜視図である。

【図5】(d)、(e)は、図1に示すチップ抵抗器の製造工程の一部を示す斜視図である。

30

【図6】図1に示すチップ抵抗器の製造工程の一部を示す要部平面図である。

【図7】(a)、(b)は、本願発明品と従来技術品との抵抗値の誤差に関するデータの比較例を示す図である。

【図8】本願発明に係るチップ抵抗器の製造方法の他の例を示す概略平面図である。

【図9】(a)は、本願発明に係るチップ抵抗器の他の例を示す断面図であり、(b)は、(a)の底面図であり、(c)は、(a)に示すチップ抵抗器を製造する際の工程例を示す要部平面図である。

【図10】(a)は、本願発明に係るチップ抵抗器の他の例を示す正面図であり、(b)は、(a)の底面図であり、(c)は、(a)に示すチップ抵抗器を製造する際の工程例を示す要部平面図である。

40

【図11】(a)は、本願発明に係るチップ抵抗器の他の例を示す正面図であり、(b)は、(a)の底面図であり、(c)は、(a)に示すチップ抵抗器を製造する際の工程例を示す要部平面図である。

【図12】(a)は、本願発明に係るチップ抵抗器の他の例を示す正面図であり、(b)は、(a)の底面図であり、(c)は、(a)に示すチップ抵抗器を製造する際の工程例を示す要部平面図である。

【図13】(a)は、本願発明に係るチップ抵抗器の他の例を示す正面図であり、(b)は、(a)の底面図であり、(c)は、(a)に示すチップ抵抗器を製造する際の工程例を示す要部平面図である。

50

【図 1 4】従来のチップ抵抗器の一例を示す斜視図である。

【図 1 5】(a) ~ (e) は、従来のチップ抵抗器の製造方法の一例を示す説明図である。

【符号の説明】

A チップ抵抗器

1 抵抗体

1 A プレート

2, 2 A オーバコート層

3 電極

3 A 導電層

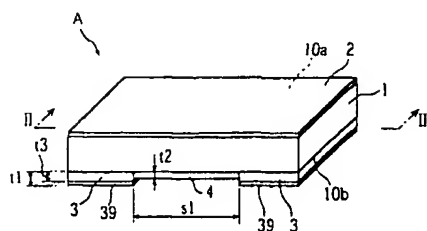
4, 4 A 絶縁層

10 a, 10 b 面 (プレートの)

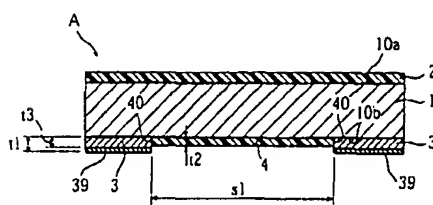
39 ハンダ層

10

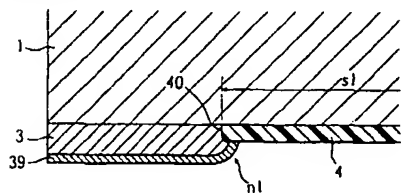
【図 1】



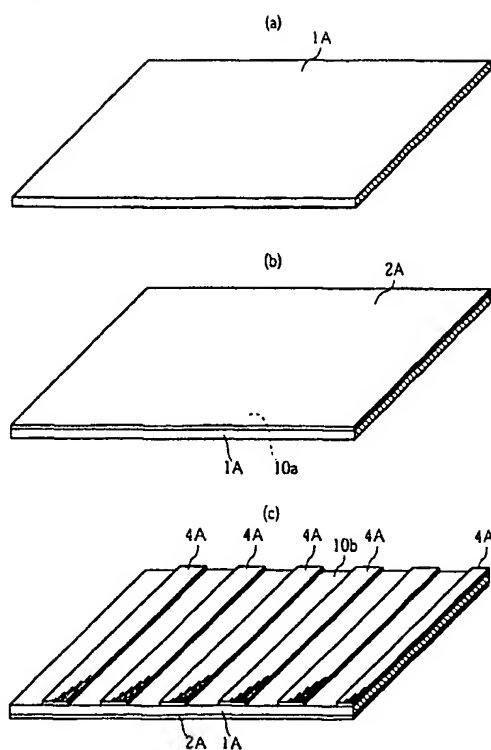
【図 2】



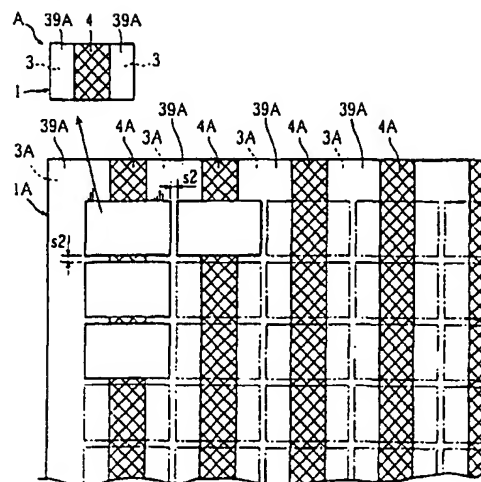
【図 3】



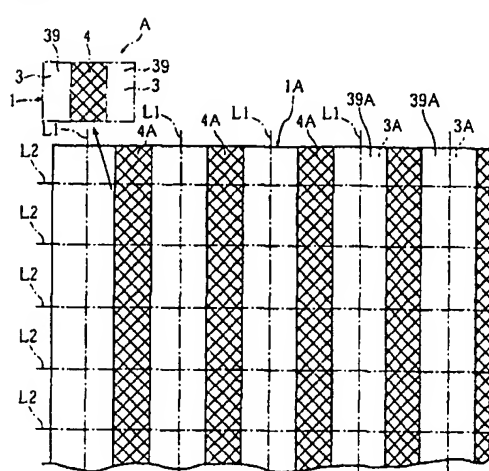
【図 4】



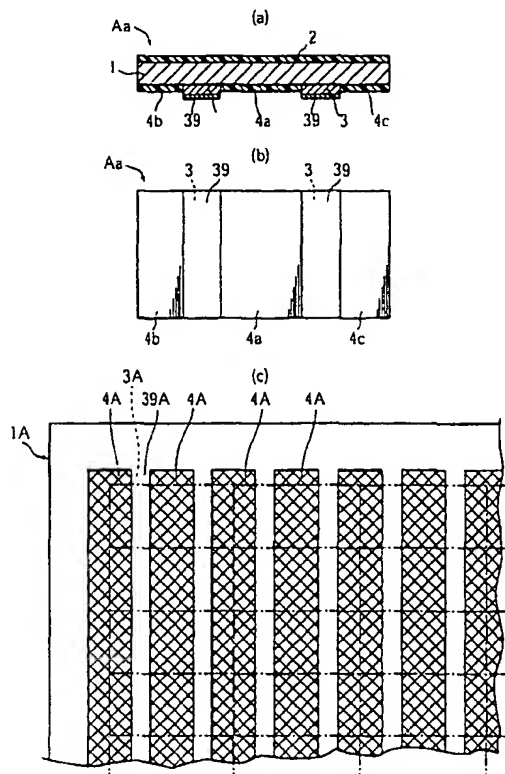
【 図 6 】



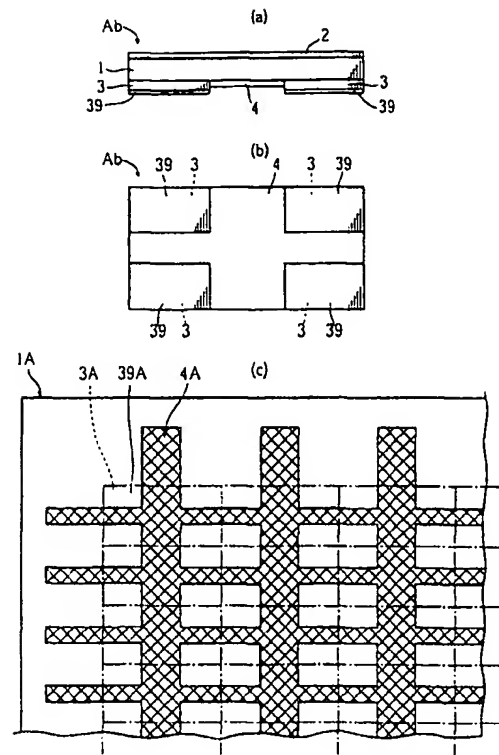
【图 8】



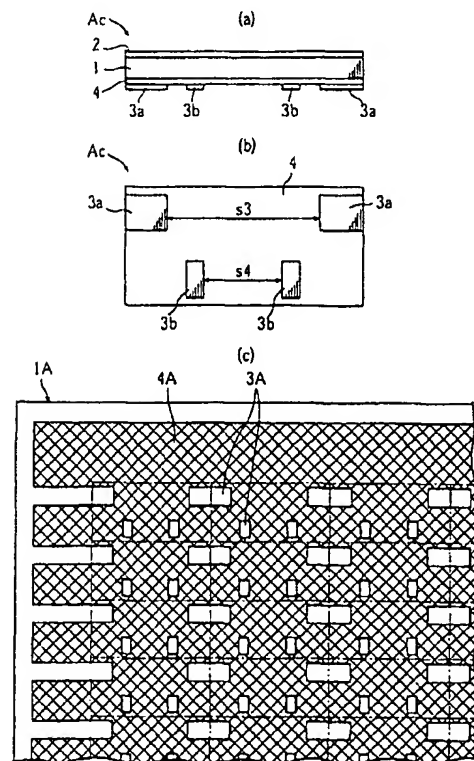
【図 9】



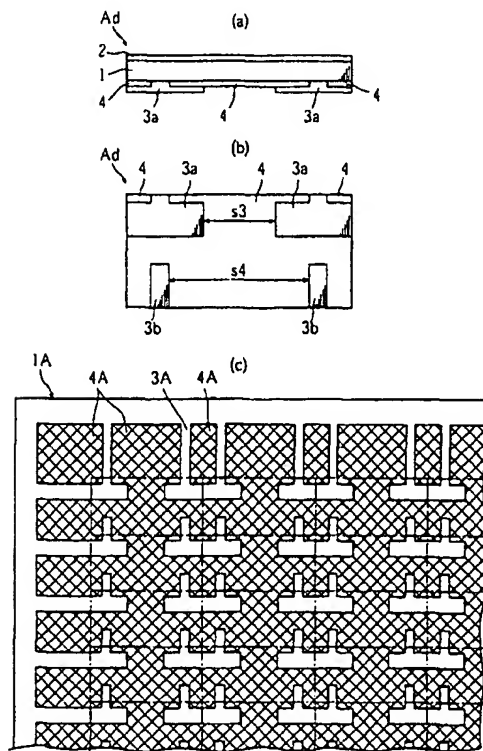
【図 10】



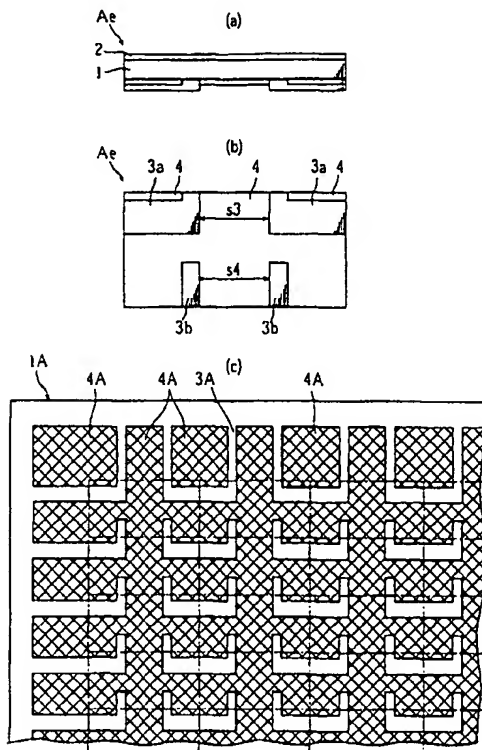
【図 11】



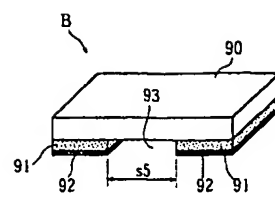
【図 12】



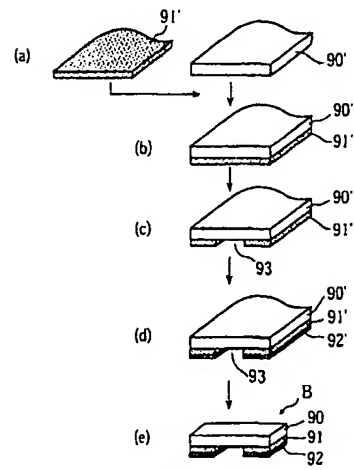
【図 13】



【図 14】



【図 15】



フロントページの続き

(72)発明者 塚田 虎之

京都市右京区西院溝崎町2 1 番地 ローム株式会社内

Fターム(参考) 5E032 BA12 BA13 BB01 CA01 CC09

5E033 AA02 BB02 BC01 BE01 BG01 BH01

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☒ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.